

МІНІСТЕРСТВО ОСВІТИ І НАУКИ УКРАЇНИ
СУМСЬКИЙ ДЕРЖАВНИЙ УНІВЕРСИТЕТ

ІНФОРМАТИКА, МАТЕМАТИКА,
АВТОМАТИКА

ІМА :: 2016

**МАТЕРІАЛИ
та програма**

НАУКОВО-ТЕХНІЧНОЇ КОНФЕРЕНЦІЇ

(Суми, 18–22 квітня 2016 року)



Суми
Сумський державний університет
2016

Варианты проектных обликов регенеративных электронных систем на базе ПЛИС Xilinx семейства Virtex-7

Савкин Л.В., *соискатель*
ПАО «Радиофизика», Москва, Россия

Работа посвящена разработке и исследованию способов аппаратно-программного построения регенеративных электронных систем (РегЭС) [1] в целях интеграции, унификации и повышения надежности функционирования бортовой аппаратуры современных космических систем и комплексов. На основе существующих методов низкоуровневого мажоритарного и немажоритарного резервирования аппаратных архитектур ПЛИС класса FPGA [2], а также некоторых подходов, связанных с построением избыточных логико-арифметических архитектур ПЛИС [3], в настоящее время разработаны несколько вариантов проектных обликов РегЭС. В качестве основной платформы для практической реализации РегЭС были применены ПЛИС Xilinx семейства Virtex-7. Вариативность проектных обликов РегЭС обусловлена следующими факторами:

- однородность базовых архитектур РегЭС, задействованных для реализации в общем реконфигурируемом вычислительном поле (РВП) функциональных и контролирующих сред;
- различные методы контроля фрагментов РВП, реализующих области функциональных и контролирующих сред РегЭС;
- формирование архитектур РВП по принципу вложенных матричных наборов на всех (или нескольких) условных аппаратных уровнях структурно-функциональной иерархии РегЭС.

Исследуются способы практической реализации режимов динамической реконфигурации РВП РегЭС.

1. Л.В. Савкин, *Вестник кибернетики* №2(18), 3 (2015).
2. С.С. Уваров, *Автоматика и телемеханика* № 9, 176 (2007).
3. С.Ф. Тюрин, *Вестник Пермского университета. Математика, Механика, Информатика* № 3(22), 91 (2013).